

РОБОЧА ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

СИЛАБУС НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

1. Загальна інформація про навчальну дисципліну

Повна назва навчальної дисципліни	Комп'ютерна мікросхемотехніка
Повна офіційна назва закладу вищої освіти	Сумський державний університет
Повна назва структурного підрозділу	Факультет електроніки та інформаційних технологій. Кафедра електроніки і комп'ютерної техніки
Розробник(и)	Кулик Ігор Анатолійович, Новгородцев Анатолій Іванович
Рівень вищої освіти	Перший рівень вищої освіти, НРК – 6 рівень, QF-LLL – 6 рівень, FQ-EHEA – перший цикл
Тривалість вивчення навчальної дисципліни	один семестр
Обсяг навчальної дисципліни	Обсяг становить 5 кред. ЄКТС, 150 год. Для денної форми навчання 48 год. становить контактна робота з викладачем (16 год. лекцій, 32 год. лабораторних занять), 102 год. становить самостійна робота.
Мова викладання	Українська

2. Місце навчальної дисципліни в освітній програмі

Статус дисципліни	Вибіркова навчальна дисципліна для освітньої програми "Електронні системи та компоненти"
Передумови для вивчення дисципліни	Необхідні знання з твердотільної електроніки
Додаткові умови	Додаткові умови відсутні.
Обмеження	Обмеження відсутні

3. Мета навчальної дисципліни

Метою вивчення дисципліни є досягнення спеціальних знань і практичних навичок з ґрунтового вибору елементів інтегральної електроніки, узгодження мікросхем різних типів, застосування серійних мікросхем малої, середньої та надвеликої ступенів інтеграції при проектуванні і налаштування електронних систем різноманітного призначення.

4. Зміст навчальної дисципліни

<p>Тема 1 Схемотехніка аналогових інтегральних схем.</p> <p>АІС та їх основні схемотехнічні елементи. Інтегральні генератори стабільного струму. Інтегральні генератори стабільної напруги. Вихідні каскади АІС. Диференційні каскади та операційні підсилювачі.</p>
<p>Тема 2 Схемотехніка операційних підсилювачів.</p> <p>Параметри і характеристики операційних підсилювачів. Застосування АІС в деяких функціональних вузлах електронної техніки. Аналогові інтегральні ключі.</p>
<p>Тема 3 Елементи схемотехніки цифрових інтегральних схем.</p> <p>Діодні електронні ключі. Логічні елементи на діодах. Ключ на біполярному транзисторі. Ключ на транзисторі Шоттки. Складний електронний ключ на біполярному транзисторі. Електронні ключі на уніполярних транзисторах. Загальна характеристика інтегральних логічних елементів (ЛЕ). Характеристики і параметри інтегральних ЛЕ.</p>
<p>Тема 4 Транзисторно-транзисторні логічні елементи (ТТЛ) та їх характеристики.</p> <p>ТТЛ елемент І-НЕ з простим інвертором. Статичні та динамічні характеристики. Особливості використання елементів ТТЛ-логіки з простим інвертором. ТТЛ елемент І-НЕ зі складним інвертором. Статичні та динамічні характеристики.</p>
<p>Тема 5 Емітерно-зв'язана (ЕЗЛ) та інжекційна інтегральні логіки.</p> <p>Типовий елемент ЕЗЛ. Статичні та динамічні характеристики. Елементи функціональної ЕЗЛ (ФЕЗЛ). Принципи побудови та роботи. Елементи мало сигнальної ЕЗЛ (МЕЗЛ). Принципи побудови та роботи. Особливості використання елементів ЕЗЛ. Реалізація монтажних логічних операцій. Елементи інжекційної інтегральної логіки. Статичні та динамічні характеристики. Реалізація логічних операцій на елементах інжекційної інтегральної логіки.</p>
<p>Тема 6 Типові елементи МДН та КМДН логік.</p> <p>Типовий елемент МДН-логіки. Статичні та динамічні характеристики. Різновиди елементів МДН-логіки та принцип їх роботи. Типовий елемент КМДН-логіки. Статичні та динамічні характеристики. Різновиди елементів КМДН-логіки та принцип їх роботи. Великі інтегральні схеми (ВІС). Особливості побудови, елементна база та структура ВІС.</p>
<p>Тема 7 Перетворювачі рівнів цифрових ІМС.</p> <p>Загальні відомості. Перетворювачі рівнів ТТЛ до МДН і на оборот. Перетворювачі рівнів ТТЛ до ЕЗЛ і на оборот. Перетворювачі рівнів ТТЛ до ІЛ і на оборот. Перетворювачі рівнів ТТЛ до КМДН і на оборот. Елементна база реалізації перетворювачів рівнів та їх номенклатура.</p>
<p>Тема 8 Оперативні та програмуючі запом'ятовуючі пристрої (ЗП).</p> <p>Призначення, класифікація, структурна схема та характеристики напівпровідникових ЗП. Статичні та динамічні оперативні запом'ятовуючі пристрої (ОЗП). Структурні схеми та принцип дії ЗП. Структурна схема, принцип дії, схеми запом'ятовуючих елементів та порядок їх формування. Програмуючі ПЗП. Структурна схема, принцип дії, схеми запом'ятовуючих елементів та порядок їх формування. Перепрограмуючі ПЗП. Схеми запом'ятовуючих елементів та принцип їх дії.</p>

5. Очікувані результати навчання навчальної дисципліни

Після успішного вивчення навчальної дисципліни здобувач вищої освіти зможе:

PH1	Знати основні схемотехнічні прийоми побудови пристроїв на базі аналогових і цифрових інтегральних схем, принципіальні схеми і принцип дії основних функціональних вузлів, характеристики та параметри даних пристроїв.
PH2	Знати перспективи побудови пристроїв на мікроелементній базі.
PH3	Вміти на основі одержаних знань здійснювати вибір схем при проектуванні вузлів цифрової і аналогової електроніки та грамотно експлуатувати пристрої і системи на базі ІМС.
PH4	Проводити налагодження й ефективну експлуатацію пристроїв цифрової та аналогової схемотехніки.

7. Роль освітнього компонента у формуванні соціальних навичок

Компетентності та соціальні навички, формування яких забезпечує навчальна дисципліна:

CH1	Здатність до навчання впродовж життя (прагнення постійного особистого та професійного розвитку, активний пошук нових знань, набуття нових навичок та адаптація до нових тенденцій і технологій)
CH2	Здатність застосовувати знання у практичних ситуаціях.
CH3	Здатність вчитися і оволодівати сучасними знаннями.

8. Види навчальних занять

Тема 1. Схемотехніка аналогових інтегральних схем.	
Лк1 "Схемотехніка аналогових інтегральних схем."	Аналогові інтегральні схеми та їх основні схемотехнічні елементи. Інтегральні генератори стабільного струму. Інтегральні генератори стабільної напруги. Вихідні каскади аналогових інтегральних схем. Диференційні каскади та операційні підсилювачі.
Лб1 "Дослідження операційного підсилювача з інверсією вхідного сигналу."	Отримати характеристики операційного підсилювача для різних коефіцієнтів підсилення.
Тема 2. Схемотехніка операційних підсилювачів.	
Лк2 "Схемотехніка операційних підсилювачів."	Параметри і характеристики операційних підсилювачів. Застосування АІС в деяких функціональних вузлах електронної техніки. Аналогові інтегральні ключі
Лб2 "Дослідження операційного підсилювача без інверсії вхідного сигналу."	Отримати характеристики ОП для різних коефіцієнтів підсилення.
Тема 3. Елементи схемотехніки цифрових інтегральних схем.	

<p>Лк3 "Елементи схемотехніки цифрових інтегральних схем."</p> <p>Діодні електронні ключі. Логічні елементи на діодах. Ключ на біполярному транзисторі. Ключ на транзисторі Шоттки. Складний електронний ключ на біполярному транзисторі. Електронні ключі на уніполярних транзисторах. Загальна характеристика інтегральних логічних елементів (ЛЕ). Характеристики і параметри інтегральних ЛЕ.</p>
<p>Лб3 "Дослідження інтегральних мікросхем ДТЛ - логіки."</p> <p>Реалізація логічних операцій на ДТЛ - логіці.</p>
<p>Тема 4. Транзисторно-транзисторні логічні елементи (ТТЛ) та їх характеристики.</p>
<p>Лк4 "Транзисторно-транзисторні логічні елементи (ТТЛ) та їх характеристики."</p> <p>ТТЛ елемент І-НЕ з простим інвертором. Статичні та динамічні характеристики. Особливості використання елементів ТТЛ-логіки з простим інвертором. ТТЛ елемент І-НЕ зі складним інвертором. Елементи ТТЛШ - логіки. Статичні та динамічні характеристики.</p>
<p>Лб4 "Дослідження інтегральних мікросхем ТТЛ - логіки з простим інвертором."</p> <p>Отримати статичні та динамічні характеристики ТТЛ - логіки.</p>
<p>Лб5 "Дослідження інтегральних схем ТТЛ - логіки зі складним інвертором."</p> <p>Отримати статичні та динамічні характеристики ТТЛ - логіки.</p>
<p>Лб6 "Дослідження інтегральних мікросхем ТТЛШ - логіки."</p> <p>Реалізація логічних операцій на ТТЛШ - логіці.</p>
<p>Тема 5. Емітерно-зв'язана (ЕЗЛ) та інжекційна інтегральні логіки.</p>
<p>Лк5 "Емітерно-зв'язана (ЕЗЛ) та інжекційна інтегральні логіки."</p> <p>Типовий елемент ЕЗЛ. Статичні та динамічні характеристики. Елементи функціональної ЕЗЛ (ФЕЗЛ). Принципи побудови та роботи. Елементи мало сигнальної ЕЗЛ (МЕЗЛ). Принципи побудови та роботи. Особливості використання елементів ЕЗЛ. Реалізація монтажних логічних операцій. Елементи інжекційної інтегральної логіки. Статичні та динамічні характеристики. Реалізація логічних операцій на елементах інжекційної інтегральної логіки.</p>
<p>Лб7 "Дослідження інтегральних мікросхем ЕЗЛ - логіки."</p> <p>Отримання динамічних характеристик ЕЗЛ - логіки.</p>
<p>Лб8 "Дослідження інтегральних мікросхем на елементах малосигнальної (МЕЗЛ) - логіки"</p> <p>Отримання динамічних характеристик МЕЗЛ - логіки.</p>
<p>Лб9 "Дослідження інтегральних мікросхем інжекційної логіки."</p> <p>Реалізація логічних операцій на інжекційній логіці.</p>
<p>Тема 6. Типові елементи МДН та КМДН логік.</p>

<p>Лк6 "Типові елементи МДН та КМДН логік."</p> <p>Типовий елемент МДН-логіки. Статичні та динамічні характеристики. Різновиди елементів МДН-логіки та принцип їх роботи. Типовий елемент КМДН-логіки. Статичні та динамічні характеристики. Різновиди елементів КМДН-логіки та принцип їх роботи. Великі інтегральні схеми (ВІС). Особливості побудови, елементна база та структура ВІС.</p>
<p>Лб10 "Дослідження інтегральних мікросхем МДП - логіки."</p> <p>Отримання статичних та динамічних характеристик МДП - логіки.</p>
<p>Лб11 "Дослідження інтегральних мікросхем КМДП - логіки"</p> <p>Отримання статичних та динамічних характеристик МДП - логіки.</p>
<p>Тема 7. Перетворювачі рівнів цифрових ІМС.</p>
<p>Лк7 "Перетворювачі рівнів цифрових ІМС."</p> <p>Загальні відомості. Перетворювачі рівнів ТТЛ до МДН і на оборот. Перетворювачі рівнів ТТЛ до ЕЗЛ і на оборот. Перетворювачі рівнів ТТЛ до ІЛ і на оборот. Перетворювачі рівнів ТТЛ до КМДН і на оборот. Елементна база реалізації перетворювачів рівнів та їх номенклатура.</p>
<p>Лб12 "Дослідження перетворювачів рівнів цифрових сигналів ТТЛ до МДП і навпаки."</p> <p>Отримання параметрів цифрових сигналів.</p>
<p>Лб13 "Дослідження перетворювачів рівнів цифрових сигналів ТТЛ до інжекційної логіки і навпаки."</p> <p>Отримання параметрів цифрових сигналів.</p>
<p>Лб14 "Дослідження перетворювачів рівнів цифрових сигналів ТТЛ до КМДП і навпаки."</p> <p>Отримання параметрів цифрових сигналів.</p>
<p>Тема 8. Оперативні та програмуючі запом'ятовуючі пристрої (ЗП).</p>
<p>Лк8 "Оперативні та програмуючі запом'ятовуючі пристрої (ЗП)."</p> <p>Призначення, класифікація, структурна схема та характеристики напівпровідникових ЗП. Статичні та динамічні оперативні запом'ятовуючі пристрої (ОЗП). Структурні схеми та принцип дії ЗП. Структурна схема, принцип дії, схеми запом'ятовуючих елементів та порядок їх формування. Програмуючі ПЗП. Структурна схема, принцип дії, схеми запом'ятовуючих елементів та порядок їх формування. Перепрограмуючі ПЗП. Схеми запом'ятовуючих елементів та принцип їх дії.</p>
<p>Лб15 "Дослідження оперативних запам'ятовуючих пристроїв (ЗП)."</p> <p>Дослідити способи запису та отримання інформації ОЗП.</p>
<p>Лб16 "Дослідження програмуючих запам'ятовуючих пристроїв (ПЗП)."</p> <p>Дослідити способи програмування та отримання інформації ПЗП.</p>

9. Стратегія викладання та навчання

9.1 Методи викладання та навчання

Дисципліна передбачає навчання через:

МН1	Лекційне навчання
МН2	Практикоорієнтоване навчання
МН3	Самостійне навчання

Лекції надають студентам теоретичні знання з пристроїв мікросхемотехніки їх розрахунку, що є основою для самостійного навчання здобувачів вищої освіти (РН1, РН2). Лекції доповнюються пошуковими лабораторними роботами та розрахунково-графічною роботою, що надають студентам можливість застосовувати теоретичні знання на практичних прикладах та комп'ютерних моделях (РН3, РН4).

Самостійному навчанню сприятиме підготовка до лекцій та лабораторних робіт та їх презентація. Під час підготовки звітів та їх презентацій за результатами виконання пошукових лабораторних робіт, студенти розвиватимуть навички самостійного навчання на основі досвіду, синтезу та аналітичного підходу до отриманих результатів.

9.2 Види навчальної діяльності

НД1	Інтерактивні лекції.
НД2	Виконання лабораторних робіт.
НД3	Виконання індивідуальних розрахунково-аналітичних завдань.

10. Методи та критерії оцінювання

10.1. Критерії оцінювання

Визначення	Чотирибальна національна шкала оцінювання	Рейтингова бальна шкала оцінювання
Відмінне виконання лише з незначною кількістю помилок	5 (відмінно)	$90 \leq RD \leq 100$
Вище середнього рівня з кількома помилками	4 (добре)	$82 \leq RD < 89$
Загалом правильна робота з певною кількістю помилок	4 (добре)	$74 \leq RD < 81$
Непогано, але зі значною кількістю недоліків	3 (задовільно)	$64 \leq RD < 73$
Виконання задовольняє мінімальним критеріям	3 (задовільно)	$60 \leq RD < 63$
Можливе повторне складання	2 (незадовільно)	$21 \leq RD < 59$
Можливе одноразове повторне складання	2 (незадовільно)	$0 \leq RD < 20$

10.2 Методи поточного формативного оцінювання

	Характеристика	Дедлайн, тижні	Зворотний зв'язок
--	----------------	----------------	-------------------

МФО1 Перевірка та оцінювання письмових завдань	Поточне формативне оцінювання рівня засвоєності теоретичного матеріалу з дисципліни.	Під час аудиторного заняття.	Google Meet.
МФО2 Надання зворотного зв'язку про результати перевірки навчальних досягнень здобувачів за практичним матеріалом, що вивчається.	Поточне формативне оцінювання рівня засвоєності практичного матеріалу з дисципліни.	Під час аудиторного заняття.	Google Meet.
МФО3 Надання зворотного зв'язку про результати перевірки виконання індивідуальних завдань здобувачем.	Поточне формативне оцінювання рівня засвоєності теоретичного та практичного матеріалу, рівня формування практичних навичок по ґрунтовному вибору, узгодженню і застосуванню елементів інтегральної електроніки.	Згідно графіку.	Google Meet.

10.3 Методи підсумкового сумативного оцінювання

	Характеристика	Дедлайн, тижні	Зворотний зв'язок
МСО1 Поточні контрольні роботи (проміжний модульний контроль).	Підсумкове сумативне оцінювання рівня засвоєності теоретичного матеріалу з дисципліни.	Згідно розкладу.	Google Meet.
МСО2 Звіт за результатами виконання лабораторних робіт.	Підсумкове сумативне оцінювання рівня засвоєності практичного матеріалу з дисципліни.	Згідно графіку.	Google Meet.
МСО3 Виконання та захист розрахунково-графічної роботи.	Підсумкове сумативне оцінювання рівня засвоєності теоретичного та практичного матеріалу, рівня формування практичних навичок по ґрунтовному вибору, узгодженню і застосуванню елементів інтегральної електроніки.	Згідно графіку.	Google Meet.

Контрольні заходи:

		Максимальна кількість балів	Можливість перескладання з метою підвищення оцінки
Семестр викладання		100 балів	
МСО1. Поточні контрольні роботи (проміжний модульний контроль).		40	
	2x20	40	Ні
МСО2. Звіт за результатами виконання лабораторних робіт.		30	
		30	Ні
МСО3. Виконання та захист розрахунково-графічної роботи.		30	
		30	Так

Звіт за результатами виконання лабораторних робіт та розрахунково-графічна робота повинні бути оформлені згідно ДСТУ 3008:2015 "Інформація та документація. Звіти у сфері науки і техніки. Структура та правила оформлювання" та методичних вказівок. Критерії оцінювання звітів з лабораторних робіт: повнота аналізу практичних результатів, обґрунтування зв'язку практичних результатів з теоретичними положеннями, дотримання строків виконання, глибина висновків. Критерії оцінювання розрахунково-графічних робіт: обґрунтування зв'язку практичних результатів з теоретичними положеннями, правильність проведених розрахунків, вірність використання методів аналізу електричних режимів роботи та проектування інтегральних схем, дотримання строків виконання, глибина висновків.

11. Ресурсне забезпечення навчальної дисципліни

11.1 Засоби навчання

ЗН1	Мультимедіа, відео- і звуковідтворювальна, проєкційна апаратура (відеокамери, проєктори, екрани, смартдошки тощо)
ЗН2	Комп'ютери, комп'ютерні системи та мережи
ЗН3	Лабораторне обладнання з аналоговою і цифровою інтегральною електронікою.

11.2 Інформаційне та навчально-методичне забезпечення

Основна література	
1	Мікросхемотехніка: підручник / Г.І. Барило, І.І. Гельжинський, Р.Л. Голяка – Львів: Видавництво «Новий Світ-2000», 2024 – 389 с.
2	Електроніка та мікросхемотехніка: підручник / Квітка С.О. – Мелітополь: Видавничо-поліграфічний центр «Люкс», 2019. – 223 с.

3	Електроніка і мікросхемотехніка: Практикум [Електронний ресурс]: навч. посіб. для студ. спеціальності 141 «Електроенергетика, електротехніка та електромеханіка» / М. Я. Островерхов; В. І. Сенько, В. І. Чибеліс, КПІ ім. Ігоря Сікорського. – Київ : КПІ ім. Ігоря Сікорського, 2021. – 223 с.
Допоміжна література	
1	Ковальов, В. О. Основи електроніки та мікросхемотехніки: навч. посіб. / В. О. Ковальов, Р. В. Телюта, С. П. Плешков. – Кропивницький : РВЛ ЦНТУ, 2018. – 197 с.
2	Бойко В. І. Схемотехніка електронних систем: У 3кн. Кн.2. Цифрова схемотехніка: підручник / В.І. Бойко, А.М. Гуржій, В.Я. Жуйков та ін. Київ: Вища школа, 2016. – 423 с.
3	Бойко В. І. Схемотехніка електронних систем: У 3кн. Кн.1. Аналогова схемотехніка та імпульсні пристрої / Підр. В.І. Бойко, А.М. Гуржій, В.Я. Жуйков та ін. – К.: Вища.школа, 2017. – 366с.
4	Електроніка та мікросхемотехніка: підручник / О.М. Воробйова, І.П. Панфілов, М.П. Савицька, Ю.В. Флейта. – Одеса: ОНАЗ ім. О.С. Попова, 2015. – 298 с.
5	Veendrick, H.J.M. (2017). Nanometer CMOS ICs, from Basics to ASICs. Springer.

ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

№ з/п	Програма навчальної дисципліни	Усього годин	Навчальна робота, аудиторних годин				Самостійна робота здобувача вищої освіти за видами, годин					
			Усього, ауд. год.	Лекції	Практичні заняття	Лабораторні роботи	Усього, год.	Самостійне опрацювання матеріалу	Підготовка до практичних занять	Підготовка до лабораторних робіт	Підготовка до контрольних заходів	Виконання самостійних позааудиторних завдань
1	2	3	4	5	6	7	8	9	10	11	12	13
денна форма навчання												
1	Схемотехніка аналогових інтегральних схем.	5.5	4	2	0	2	1.5	0.5	0	1	0	0
2	Схемотехніка операційних підсилювачів.	5.5	4	2	0	2	1.5	0.5	0	1	0	0
3	Елементи схемотехніки цифрових інтегральних схем.	5.5	4	2	0	2	1.5	0.5	0	1	0	0
4	Транзисторно-транзисторні логічні елементи (ТТЛ) та їх характеристики.	11.5	8	2	0	6	3.5	0.5	0	3	0	0
5	Емітерно-зв'язана (ЕЗЛ) та інжекційна інтегральні логіки.	11.5	8	2	0	6	3.5	0.5	0	3	0	0
6	Типові елементи МДН та КМДН логік.	8.5	6	2	0	4	2.5	0.5	0	2	0	0
7	Перетворювачі рівнів цифрових ІМС.	11.5	8	2	0	6	3.5	0.5	0	3	0	0
8	Оперативні та програмуєчі запом'ятовуючі пристрої (ЗП).	8.5	6	2	0	4	2.5	0.5	0	2	0	0
Контрольні заходи												
1	диференційний залік	6	0	0	0	0	6	0	0	0	6	0
Індивідуальні завдання												
1	інші індивідуальні завдання	76	0	0	0	0	76	0	0	0	0	76
<i>Всього з навчальної дисципліни (денна форма навчання)</i>		<i>150</i>	<i>48</i>	<i>16</i>	<i>0</i>	<i>32</i>	<i>102</i>	<i>4</i>	<i>0</i>	<i>16</i>	<i>6</i>	<i>76</i>